



Ministerio de Capital Humano
República Argentina

Secretaría
de Educación

inet
Instituto Nacional de
Educación Tecnológica

CeNET
Centro Nacional de
Educación Tecnológica

Banco Federal de Proyectos Tecnológicos

Propuestas de Aprendizaje Basado en Proyectos

Título del proyecto

SPFAP: Sistema Pasivo de Localización de Fallas para Alumbrado Público mediante Reflectometría

Autor/a

Sebastián Aparicio

Escuela

Escuela de Educación Secundaria Técnica

Localidad

Merlo

Jurisdicción

Buenos Aires

Familia profesional

Electromecánica

Áreas de implementación

Mantenimiento de iluminación urbana



Contexto y destinatarios

La institución, el entorno formativo y el problema que da origen al proyecto

La presente propuesta de Aprendizaje Basado en Proyectos (ABP) se implementará en el último año (6.º año) del ciclo superior de la Escuela de Educación Secundaria Técnica, específicamente dentro de la Tecnicatura en Electrónica, informática. El grupo está conformado aproximadamente por 18 estudiantes que muestran una marcada inclinación hacia el desarrollo de software embebido y las aplicaciones prácticas de automatización, aunque evidencian dificultades para integrar conceptos abstractos de análisis de señales analógicas en entornos reales. El proyecto se articulará de forma transversal entre los espacios curriculares de Laboratorio de Hardware, Laboratorio de Mediciones Eléctricas y Diseño Electrónico, disponiendo de un bloque de 4 horas cátedra semanales en el taller durante un cuatrimestre. La escuela cuenta con un laboratorio de hardware equipado con computadoras aptas para simulación, soldadores de estaño y osciloscopios digitales con almacenamiento, pero no dispone de instrumental comercial de reflectometría de redes, lo que convierte la construcción de este prototipo propio en una oportunidad pedagógica clave.

Fundamentación

Relevancia para la ETP y enfoque pedagógico

El mantenimiento de las redes de alumbrado público se enfrenta a un doble desafío: la ineficiencia operativa de los métodos de inspección visual reactiva y el elevado costo de las tecnologías de telegestión comercial punto a punto. El proyecto SPFAP aborda este problema centralizando la inteligencia electrónica de medición y diagnóstico en un único dispositivo ubicado dentro del tablero eléctrico general, empleando únicamente marcadores pasivos resonantes (circuitos LC) económicos en los postes de luz. Desde la perspectiva del ABP, esta propuesta quiebra el esquema tradicional de enseñanza compartimentada: obliga a los estudiantes a enfrentar un desafío real de diseño donde conviven la teoría de circuitos en alta frecuencia (reflectometría TDR), el diseño de hardware analógico de protección contra alta tensión y la programación de microcontroladores de doble núcleo en tiempo crítico (SoC ESP32-S3). Bajo la formación por capacidades, el alumno deja de ser un consumidor pasivo de hojas de datos para convertirse en un diseñador crítico que valida sus hipótesis mediante simuladores circuitales como LTspice, para luego migrar al montaje físico y la calibración. La necesidad de estructurar el sistema bajo una lógica híbrida (Modo Ciudad con firmas espectrales y Modo Ruta mediante medición de tiempo de vuelo) fomenta el pensamiento algorítmico. El SPFAP no solo representa una solución viable y económica a un problema de gestión pública municipal, sino que se constituye como un escenario pedagógico potente donde los futuros técnicos movilizan saberes de electrónica digital, análisis de redes de corriente alterna y comunicaciones industriales.



Objetivos y aprendizajes

Capacidades a desarrollar

Al finalizar el proyecto, los estudiantes habrán desarrollado las siguientes capacidades: diseñar y calcular circuitos resonantes pasivos (filtros LC), seleccionando valores comerciales de inductancias y capacitancias Clase X2 para generar firmas espectrales inequívocas; implementar etapas de acoplamiento y protección galvánica, aislando circuitos digitales de control frente a tensiones de red de 220 V AC; desarrollar firmware de tiempo crítico en sistemas embebidos, utilizando la arquitectura de doble núcleo del ESP32-S3 (programación en C/C++, registros lógicos, temporizadores de alta resolución e interrupciones por hardware); dominar metodologías de validación mediante simulación circuital (LTspice o Proteus, modelando líneas de transmisión con parámetros distribuidos); operar instrumental de laboratorio avanzado (osciloscopios digitales con almacenamiento y generadores de señales para capturar e interpretar reflectogramas en el dominio del tiempo); y trabajar de forma colaborativa y autónoma, asumiendo roles en células de proyecto (hardware, software, ensayos).

Contenidos

Organización por ejes de saber

Los saberes específicos que se trabajarán de forma integrada durante el proyecto se agrupan en los siguientes ejes temáticos:

Eje 1: Electrotecnia y Teoría de Circuitos en Alta Frecuencia

- Concepto de impedancia característica (Z) en líneas de transmisión de energía y datos.
- Fenómenos de propagación de ondas electromagnéticas, coeficientes de reflexión ante condiciones de circuito abierto y cortocircuito.
- Circuitos resonantes RLC en paralelo: cálculo de frecuencia de resonancia, factor de calidad y comportamiento espectral ante pulsos rápidos.
- Cables preensamblados de aluminio y cobre: modelado eléctrico por parámetros distribuidos agrupados (Resistencia, Inductancia y Capacitancia por unidad de longitud).

Eje 2: Electrónica Analógica y Protección Eléctrica

- Aislamiento galvánico: diseño de transformadores de pulsos de alta frecuencia sobre núcleos de ferrita.
- Filtros pasa-altos de potencia: cálculo de reactancia y uso de capacitores de seguridad autorregenerativos Clase X2.
- Componentes de protección contra transitorios: Varistores (MOV), diodos de conmutación rápida (clamping/TVS) y fusibles de acción rápida.
- Fuentes de alimentación conmutadas aisladas y reguladores de tensión lineales (LDO) de precisión.

Eje 3: Sistemas Embebidos y Programación Avanzada



- Arquitectura del SoC ESP32-S3: organización de memoria, periféricos integrados y asignación de tareas asimétricas en entornos de doble núcleo (Dual-Core FreeRTOS).
- Programación en C/C++ orientada a registros de hardware, configuración de temporizadores (Timers) de alta velocidad e interrupciones externas.
- Protocolos de comunicación digital industrial para interfaces locales (Buses I2C y SPI para control de pantallas OLED y potenciómetros digitales).

Eje 4: Mediciones Electrónicas e Instrumentación de Taller

- Técnicas de medición e interpretación de reflectogramas en el dominio del tiempo (TDR).
- Uso avanzado del osciloscopio digital: funciones de disparo (Triggering), promediado de señal, acoplamiento AC/DC y cursores temporales para cálculo de Tiempo de Vuelo (ToF).
- Normas de seguridad eléctrica en laboratorios y manipulación de instrumental bajo entornos con presencia de tensiones de red activa.

Secuencia de enseñanza

Etapas y actividades

Etapas 1: Inicio - Problematicación, Fundamentos de Reflectometría y Primeras

Simulaciones (Semanas 1 a 3)

Semana 1: Presentación del problema real y lluvia de ideas

- **Consigna para los estudiantes:** Los alumnos reciben un informe técnico real de la cooperativa eléctrica o municipio local que detalla las ineficiencias del mantenimiento del alumbrado público: horas de recorrida a ciegas de las cuadrillas, costos operativos y el impacto económico de los enganches clandestinos o robos de cables. Reunidos en grupos de 3 integrantes, deben analizar el documento y responder un cuestionario guía: *¿Cuáles son las variables que retrasan la reparación de una luminaria? ¿Qué tecnologías comerciales existen y por qué sus costos las vuelven inviables para municipios de bajos recursos?* Cada grupo expone sus conclusiones en un debate abierto en el pizarrón.
- **Modalidad de trabajo:** Grupal (células de proyecto de 3 estudiantes) y debate en plenario general.
- **Estrategia del docente:** El docente actúa como moderador del debate y facilitador del conflicto cognitivo. Introduce la problemática real sin dar respuestas técnicas cerradas. Utiliza preguntas orientadoras para guiar el pensamiento de los alumnos hacia el uso de la propia infraestructura de cables preensamblados como canal de diagnóstico, sembrando la hipótesis de la reflectometría pasiva.

Semana 2: Fundamentos teóricos de las líneas de transmisión y el pulso electromagnético

- **Consigna para los estudiantes:** Cada grupo investiga los conceptos de impedancia característica velocidad de propagación en dieléctricos y coeficiente de reflexión Utilizando guías de estudio provistas por la cátedra, los alumnos deben resolver



ejercicios prácticos de cálculo matemático donde determinen la polaridad y la amplitud teórica de un eco eléctrico cuando choca contra un circuito abierto

- **Modalidad de trabajo:** Trabajo grupal colaborativo en el aula-taller.
- **Estrategia del docente:** Exposición teórica dialogada apoyada en el uso de gráficos interactivos. El docente introduce las ecuaciones de onda y explica físicamente cómo un flanco de subida rápido equivale a inyectar componentes de alta frecuencia en un cable de distribución de potencia, vinculando la teoría de los cables preensamblados con las telecomunicaciones.

Semana 3: Introducción a LTspice y modelado de celdas de cable discretas

- **Consigna para los estudiantes:** En las computadoras del laboratorio, los estudiantes abren el software de simulación LTspice. La consigna es construir un modelo de cable preensamblado de aluminio de 100 metros utilizando una cascada de celdas discretas en modelo Pi (componentes R , L , C distribuidos). Deben configurar un generador de pulsos ideal en el inicio del cable y simular el comportamiento de la onda en el extremo final, observando en el osciloscopio virtual la aparición del pulso reflejado ante un corte físico.
- **Modalidad de trabajo:** Individual en computadora, con puesta en común grupal.
- **Estrategia del docente:** Tutoría técnica personalizada en los puestos de simulación. El docente guía a los alumnos en la correcta configuración de los parámetros de simulación (tiempos de parada y pasos de cálculo en el orden de los nanosegundos) y les enseña a identificar los errores comunes de convergencia numérica en el software.

Etapas 2: Desarrollo - Estudio de Componentes, Simulación Avanzada, Diseño de

Hardware y Programación (Semanas 4 a 13)

Semana 4: Caracterización empírica de componentes analógicos de alta velocidad

- **Consigna para los estudiantes:** Los alumnos asisten al laboratorio de mediciones para analizar las limitaciones del hardware real. Utilizando un generador de funciones comercial y un osciloscopio digital, deben medir el tiempo de transición (flanco de subida) de un circuito integrado NE555 y compararlo con el flanco de una compuerta lógica de la familia **74HC14** o **74AC14**. Deben documentar en sus carpetas por qué la velocidad del NE555 es insuficiente para la reflectometría métrica debido a su extensa "zona ciega".
- **Modalidad de trabajo:** Grupal en banco de ensayos de electrónica.
- **Estrategia del docente:** El docente guía las mediciones en el osciloscopio, enseñando a los alumnos a utilizar las herramientas de medición automática de tiempo de subida y a configurar correctamente el disparo (trigger) por flanco del instrumento para capturar transitorios rápidos.

Semana 5: Diseño y validación del Circuito de Acoplamiento y Bloqueo de 220V

- **Consigna para los estudiantes:** Los estudiantes diseñan en el simulador LTspice la etapa crítica de aislamiento galvánico y filtrado pasa-altos. Deben calcular la reactancia de un capacitor Clase X2 a para verificar matemáticamente que bloquee la corriente de la red de potencia, y simular la respuesta del transformador de pulsos



de alta frecuencia frente a la señal TDR de 5V. Asimismo, deben incorporar la red de diodos de clamping para proteger la entrada del comparador analógico.

- **Modalidad de trabajo:** Grupal en entorno de simulación informática.
- **Estrategia del docente:** Supervisión estricta de los criterios de seguridad eléctrica. El docente interviene analizando las simulaciones de cada grupo, validando que bajo ninguna circunstancia de falla la tensión residual en los pines lógicos del microcontrolador supere los 3.3V, explicando la importancia de los componentes de seguridad industrial (Clase X2 y Varistores).

Semanas 6 y 7: Simulación matemática y sintonía de los Marcadores Pasivos LC (Modo Ciudad)

- **Consigna para los estudiantes:** Cada equipo recibe la tarea de asignar una identidad espectral única a cuatro postes virtuales de una cuadra de alumbrado público. Utilizando la fórmula de resonancia de circuitos tanque paralelo, deben seleccionar combinaciones de inductores y capacitores comerciales Clase X2. Luego, integran estos marcadores en la simulación general de LTspice junto a modelos de drivers LED comerciales, verificando que al inyectar el pulso rápido, la línea responda con una oscilación amortiguada a la frecuencia sintonizada de cada poste.
- **Modalidad de trabajo:** Trabajo en equipo con división de roles (cálculo matemático y simulación circuital).
- **Estrategia del docente:** El docente actúa como consultor de diseño. Introduce el concepto matemático de la Transformada Rápida de Fourier (FFT) en el osciloscopio de simulación para mostrar a los alumnos cómo el retorno en el dominio del tiempo se transforma en picos de frecuencia definidos, facilitando la comprensión de la "firma digital" de cada luminaria.

Semanas 8 y 9: Arquitectura de software embebido y configuración del ESP32-S3 (Core 1 - Tiempo Real)

- **Consigna para los estudiantes:** Los alumnos comienzan la etapa de programación sobre el entorno IDE de desarrollo en lenguaje C/C++. La consigna es configurar las tareas del microcontrolador empleando el sistema operativo de tiempo real. Deben aislar el Core 1 del ESP32-S3 para encargarse exclusivamente de las funciones críticas de hardware: disparar el pin del generador lógico y configurar un pin de interrupción externa de ultra alta velocidad acoplado al comparador analógico rápido (**TLV3501** o **LMV7219**). El código debe ser capaz de leer el registro interno de ciclos de reloj de la CPU (`XTHAL_GET_CCOUNT()`) sin retrasos del sistema operativo.
- **Modalidad de trabajo:** Programación individual o en parejas en computadoras.
- **Estrategia del docente:** Codiseñador de software. El docente asiste en la depuración del código (debugging), explicando el concepto de las rutinas de servicio de interrupción (ISR) y la optimización de código para evitar que funciones lentas (como impresiones por puerto serie) se ejecuten en el núcleo de alta velocidad, provocando pérdidas de precisión en el Tiempo de Vuelo (ToF).

Semanas 10 y 11: Programación del procesamiento analítico de firmas y umbrales (Core 0 - Edge Computing)

- **Consigna para los estudiantes:** Los estudiantes programan las tareas del Core 0 del ESP32-S3. Deben implementar un bus SPI para controlar un potenciómetro digital MCP41010, permitiendo que el microcontrolador calibre dinámicamente el umbral de



sensibilidad del comparador analógico. Asimismo, desarrollan el algoritmo de sustracción matemática: el programa debe tomar la medición actual, compararla con la "firma de referencia" guardada en la memoria flash, y determinar mediante lógica binaria si falta la frecuencia de algún marcador LC (Modo Ciudad) o si se superó el umbral de ToF (Modo Ruta).

- **Modalidad de trabajo:** Programación y pruebas sobre placas de desarrollo en protoboard.
- **Estrategia del docente:** El docente guía el desarrollo de la lógica del algoritmo de toma de decisiones. Introduce conceptos de filtrado digital estadístico (promediación de muestras) para enseñar a los alumnos cómo descartar los ruidos transitorios provocados por las conmutaciones normales de los drivers LED en la línea eléctrica activa.

Semanas 12 y 13: Diseño del circuito impreso (PCB) de la UID y los Marcadores

- **Consigna para los estudiantes:** Utilizando software de diseño electrónico (KiCad o Proteus Ares), los alumnos traducen los esquemáticos validados en las simulaciones a un diseño físico de placa de circuito impreso para la Unidad Inteligente de Diagnóstico (UID) y para los módulos marcadores LC. Deben aplicar reglas de diseño estrictas: pistas anchas para los sectores de alta tensión de 220V, planos de masa separados para la zona analógica y la zona digital de control, y un distanciamiento físico de seguridad (clearance) que evite arcos eléctricos.
- **Modalidad de trabajo:** Diseño asistido por computadora (CAD) en parejas.
- **Estrategia del docente:** El docente realiza la revisión de diseño de ingeniería antes de dar la autorización de fabricación. Corrige errores de ruteo, la orientación de los diodos de clamping, y verifica que las huellas (footprints) de los capacitores Clase X2 y las bobinas de potencia coincidan exactamente con los componentes físicos adquiridos.

Etapas 3: Cierre - Fabricación, Ensamblaje, Pruebas en Maqueta y Defensa Final

(Semanas 14 a 16)

Semana 14: Fabricación física, soldadura y ensamblaje mecatrónico

- **Consigna para los estudiantes:** Los alumnos ingresan al taller de montaje físico. Realizan el ruteado de las placas mediante el método de plaquetas perforadas o fresado mecánico, proceden a la perforación, la colocación de componentes y la soldadura de estaño de la UID y los marcadores LC de cada poste. Adicionalmente, montan la electrónica dentro de un gabinete estanco apto para tableros eléctricos y cablean la interfaz de la pantalla OLED local.
- **Modalidad de trabajo:** Trabajo manual e industrial en los bancos del taller.
- **Estrategia del docente:** El docente supervisa el uso seguro de las herramientas de taller (soldadores, minitornos, cortadoras de cables) y controla la calidad de las soldaduras (evitando soldaduras frías o puentes de estaño accidentales entre pistas de control y potencia).

Semana 15: Pruebas de integración y calibración en banco de ensayos real (La Maqueta)

- **Consigna para los estudiantes:** Cada grupo conecta su prototipo de la UID SPFAP a un banco de pruebas real diseñado en el taller, compuesto por bobinas de cable



preensamblado de longitud real (por ejemplo, tramos distribuidos de 200 metros) y lámparas LED reales con sus respectivos marcadores LC acoplados en paralelo. Los alumnos ejecutan la calibración inicial para grabar el perfil base (*baseline*) en la flash del ESP32-S3. Luego, provocan fallas programadas: desconectan un poste para simular una lámpara quemada y cortan físicamente un tramo terminal para verificar que la pantalla OLED indique con precisión métrica la distancia del corte y el identificador de la luminaria fuera de servicio.

- **Modalidad de trabajo:** Grupal en entorno de pruebas controlado y seguro (baja tensión o red aislada).
- **Estrategia del docente:** El docente guía las pruebas de campo en la maqueta de ensayo. Ayuda a contrastar los reflectogramas reales obtenidos en el osciloscopio con las simulaciones teóricas de LTspice realizadas en la Etapa de Inicio, permitiendo que los alumnos ajusten el factor de velocidad (\$VF\$) en el software del microcontrolador para corregir desvíos métricos reales provocados por la temperatura o la calidad del conductor.

Semana 16: Defensa oral del proyecto integrador y conclusiones

- **Consigna para los estudiantes:** Cada célula de proyecto realiza la entrega formal del prototipo SPFAP completamente operativo, acompañado por una carpeta de ingeniería técnica que incluye los esquemáticos finales, los códigos de programación comentados y las bitácoras de los ensayos en maqueta. Ante un tribunal integrado por docentes del taller y directivos de la institución, el grupo debe realizar una defensa oral de 20 minutos apoyada en diapositivas, demostrando el funcionamiento en tiempo real de su equipo y respondiendo preguntas sobre las decisiones de hardware analógico y la lógica del software implementada.
- **Modalidad de trabajo:** Exposición grupal institucional ante el tribunal evaluador.
- **Estrategia del docente:** El docente de la materia preside el tribunal evaluador. Utiliza una rúbrica analítica preestablecida para evaluar el desempeño de los alumnos, interviniendo con preguntas que pongan en evidencia el desarrollo de las capacidades profesionales críticas individuales, la autonomía del grupo ante la resolución de fallas de último momento y la integración formal de los contenidos teóricos y prácticos de la formación técnico profesional.

Recursos y materiales

Elementos necesarios para el desarrollo

Recursos Didácticos e Institucionales

- Computadoras de la institución con entornos de desarrollo IDE (C/C++) y software de simulación circuital **LTspice** o **Proteus** instalado.
- Pizarrón, proyector multimedia para la presentación de diagramas de bloques y guías de trabajos prácticos en formato digital provistas por el docente.
- Guías de ejercicios de cálculo de circuitos resonantes y manuales técnicos de componentes electrónicos.



Recursos y Herramientas de Laboratorio / Taller

- Osciloscopios digitales con función de almacenamiento y cursores temporales para medición de Tiempo de Vuelo (ToF).
- Generadores de funciones comerciales para la caracterización de flancos lógicos rápidos.
- Estaciones de soldadura de estaño, multímetros digitales, herramientas de mano (alicates, pelacables) y placas perforadas de prototipado

Materiales y Componentes Electrónicos (Prototipo SPFAP)

- Microcontroladores **ESP32-S3** y pantallas OLED de 0.96" con bus I2C.
- Circuitos integrados lógicos inversores de alta velocidad (**74AC14** / **74LVC14**).
- Comparadores analógicos rápidos (**TLV3501** o **LMV7219**) y potenciómetros digitales MCP41010.
- Componentes de acoplamiento y seguridad: Capacitores Clase X2 4.7nF / 630 V), núcleos toroidales de ferrita para transformadores HF, varistores (MOV 275 VAC), diodos rápidos 1N4148 y fusibles de acción rápida (500 mA).
- Componentes para marcadores pasivos: Inductores fijos de potencia blindados (100\mu Ha 1 mH) y capacitores Clase X2 (10 nFa 100 nF).
- Maqueta de simulación de campo: Bobinas de cable preensamblado de aluminio/cobre de longitud real (tramos de 200 metros) y lámparas LED comerciales.

Estrategia de evaluación

Qué, cómo y cuándo se evalúa

La estrategia de evaluación adoptada para el proyecto SPFAP se enmarca en un enfoque de **evaluación formativa, procesual y sustentada en el desarrollo de capacidades profesionales**. No se limita a ponderar de manera única si el dispositivo final funciona o no, sino que se propone analizar, medir y retroalimentar de manera continua la adquisición de los saberes teóricos y la destreza práctica alcanzada por los estudiantes en cada uno de los hitos del proyecto, con un énfasis transversal e innegociable en el cumplimiento de las normativas de seguridad eléctrica e industrial vigentes.

La evaluación se segmenta de manera lógica coincidiendo con las tres etapas del diseño didáctico para certificar el progreso del alumnado:

1. Evaluación de la Etapa de Inicio (Evaluación Diagnóstica y de Fundamentación)

En este primer bloque, el foco de la evaluación se orienta a constatar la comprensión teórica de los fenómenos electromagnéticos y las habilidades iniciales de software.

- **Qué se evalúa:** La capacidad para calcular e interpretar de forma matemática los coeficientes de reflexión y las frecuencias de resonancia analíticas, así como el modelado correcto de celdas de líneas de transmisión distribuidas en entornos virtuales.
- **Cómo y cuándo:** Se realiza durante las semanas 1 a 3 mediante la entrega de un informe de simulación en LTspice y la resolución de guías de ejercicios prácticos individuales.



- **Evidencia esperada:** Carpeta técnica con los reflectogramas ideales simulados que demuestran que el alumno comprende cuándo ocurre un circuito abierto o un cortocircuito antes de pasar a manipular componentes de hardware reales.

2. Evaluación de la Etapa de Desarrollo (Evaluación de Proceso, Destreza Práctica y Seguridad)

Esta etapa constituye el núcleo de la evaluación procedimental y actitudinal en el taller, donde los saberes se traducen en montajes concretos.

- **Qué se evalúa:** El uso correcto y seguro del instrumental avanzado (osciloscopio digital, generador de funciones y estaciones de soldadura), la optimización de código embebido para el microcontrolador de doble núcleo y la aplicación de reglas de diseño seguro en el ruteo de PCBs (espaciamientos físicos para evitar arcos voltaicos y planos de masa aislados).
- **Normas de seguridad eléctrica:** Se evalúa de manera estricta el cumplimiento de protocolos de trabajo en entornos con riesgo eléctrico. El alumno debe demostrar el uso de herramientas aisladas, la desenergización comprobada de las líneas antes de cada conexión en el protoboard y la colocación obligatoria de fusibles y varistores de protección antes de realizar cualquier ensayo dinámico.
- **Cómo y cuándo:** Es continua (semanas 4 a 13) mediante listas de cotejo en el banco de trabajo y la observación directa del desempeño del estudiante en el taller.
- **Evidencia esperada:** Códigos fuente en C/C++ debidamente comentados que demuestren el manejo de interrupciones de hardware rápido, y el diseño preliminar de la PCB aprobado en software CAD sin fallas de cortocircuito lógico.

3. Evaluación de la Etapa de Cierre (Evaluación de Producto, Integración y Autonomía)

Pondera la capacidad del estudiante para consolidar el proyecto y argumentar sus decisiones técnicas ante terceros.

- **Qué se evalúa:** La calidad del ensamblaje mecatrónico final, la precisión métrica del diagnóstico del prototipo SPFAP al simular fallas en la maqueta real de cables y la capacidad de argumentación oral del grupo.
- **Cómo y cuándo:** Al finalizar la semana 16, a través de la presentación del prototipo operativo en el banco de ensayos y la defensa oral del proyecto integrador frente al tribunal docente.
- **Evidencia esperada:** Dispositivo UID y marcadores LC completamente montados y funcionales dentro de su gabinete industrial, acompañados de la entrega de la memoria técnica de ingeniería final y la exposición pública colectiva apoyada en material multimedia

Cronograma de implementación

Distribución temporal del proyecto

Día 1-Etapa 1: Inicio

Presentación de la problemática real del alumbrado público y debate grupal.

Día 2-Etapa 1: Inicio

Fundamentos teóricos: Líneas de transmisión, impedancia y coeficiente de reflexión.

Día 3-Etapa 1: Inicio



Introducción a LTspice: Modelado y simulación virtual de un cable preensamblado.

Día 4-Etapa 2: Desarrollo

Ensayos de laboratorio: Caracterización y medición de flancos lógicos rápidos.

Día 5-Etapa 2: Desarrollo

Simulación y cálculo de la etapa de acoplamiento galvánico seguro y bloqueo de 220V AC.

Día 6-Etapa 2: Desarrollo

Sintonía teórica y cálculo matemático de las frecuencias de los marcadores LC.

Día 7-Etapa 2: Desarrollo

Simulación circuito integral de las "firmas espectrales" de los postes (Modo Ciudad).

Día 8-Etapa 2: Desarrollo

Programación del ESP32-S3 (Core 1): Configuración de temporizadores de alta velocidad.

Día 9-Etapa 2: Desarrollo

Programación del ESP32-S3 (Core 1): Captura del Tiempo de Vuelo (ToF) por registros.

Día 10-Etapa 2: Desarrollo

Programación del ESP32-S3 (Core 0): Control del potenciómetro digital por bus SPI.

Día 11-Etapa 2: Desarrollo

Programación del ESP32-S3 (Core 0): Algoritmo de sustracción y visualización en OLED.

Día 12-Etapa 2: Desarrollo

Diseño asistido por computadora (CAD): Esquemático físico de la UID en software electrónico.

Día 13-Etapa 2: Desarrollo

Diseño asistido por computadora (CAD): Ruteo de la PCB aplicando normas de distanciamiento.

Día 14 - Etapa 3: Cierre

Trabajo de taller: Fabricación física, colocación de componentes y soldadura de estaño.

Día 15 -Etapa 3: Cierre

Ensayos de integración: Calibración y simulación de fallas reales en la maqueta de cables.

Día 16 - Etapa 3: Cierre

Evaluación final: Entrega de la carpeta técnica y defensa oral del proyecto integrador.

Anexos

Rúbricas, listas de cotejo e instrumentos

Nota de Flexibilidad Técnica: los componentes electrónicos, valores nominales de inductancias/capacitancias, etapas de protección y topología de acoplamiento especificados en el listado de materiales quedan sujetos a modificaciones y variaciones según las necesidades particulares, la extensión métrica y las características eléctricas de la red de luminarias real a diagnosticar en el terreno.



Uso de la IA

Declaración de uso de inteligencia artificial

¿Qué servicio/modelo de IA se ha utilizado? Se ha utilizado el modelo de lenguaje Gemini de Google (versión de arquitectura avanzada). ¿Para qué fue utilizada? La inteligencia artificial fue utilizada como un tutor pedagógico y técnico. Se le proveyó el diseño de hardware conceptual, los componentes seleccionados y los fundamentos físicos del sistema de reflectometría (SPFAP), y la IA asistió en la transposición didáctica de los saberes hacia el formato normativo del ABP y la formación por capacidades. Su rol principal se centró en la redacción pedagógica de la fundamentación, la secuenciación temporalizada de las actividades de taller y el diseño de la estrategia de evaluación formativa y de seguridad eléctrica.



Ministerio de Capital Humano
República Argentina

**Secretaría
de Educación**

inet
Instituto Nacional de
Educación Tecnológica

CeNET
Centro Nacional de
Educación Tecnológica