



Ministerio de Capital Humano
República Argentina

Secretaría
de Educación

inet
Instituto Nacional de
Educación Tecnológica

CeNET
Centro Nacional de
Educación Tecnológica

Banco Federal de Proyectos Tecnológicos

Propuestas de Aprendizaje Basado en Proyectos

Título del proyecto

SPFAP: Sistema Pasivo de Localización de Fallas para Alumbrado Público mediante Reflectometría

Autor/a

Sebastián Aparicio

Escuela

Escuela de Educación Secundaria Técnica

Localidad

[Localidad]

Jurisdicción

[Jurisdicción]

Familia profesional

Electromecánica

Áreas de implementación

Mantenimiento de iluminación urbana



Contexto y destinatarios

La institución, el entorno formativo y el problema que da origen al proyecto

La presente propuesta de Aprendizaje Basado en Proyectos (ABP) se implementará en el último año (6.º año) del ciclo superior de la Escuela de Educación Secundaria Técnica, específicamente dentro de la Tecnicatura en Electrónica, informática. El grupo está conformado aproximadamente por 18 estudiantes que muestran una marcada inclinación hacia el desarrollo de software embebido y las aplicaciones prácticas de automatización, aunque evidencian dificultades para integrar conceptos abstractos de análisis de señales analógicas en entornos reales. El proyecto se articulará de forma transversal entre los espacios curriculares de Laboratorio de Hardware, Laboratorio de Mediciones Eléctricas y Diseño Electrónico, disponiendo de un bloque de 4 horas cátedra semanales en el taller durante un cuatrimestre. La escuela cuenta con un laboratorio de hardware equipado con computadoras aptas para simulación, soldadores de estaño y osciloscopios digitales con almacenamiento, pero no dispone de instrumental comercial de reflectometría de redes, lo que convierte la construcción de este prototipo propio en una oportunidad pedagógica clave.

Fundamentación

Relevancia para la ETP y enfoque pedagógico

El mantenimiento de las redes de alumbrado público se enfrenta a un doble desafío: la ineficiencia operativa de los métodos de inspección visual reactiva y el elevado costo de las tecnologías de telegestión comercial punto a punto. El proyecto SPFAP aborda este problema centralizando la inteligencia electrónica de medición y diagnóstico en un único dispositivo ubicado dentro del tablero eléctrico general, empleando únicamente marcadores pasivos resonantes (circuitos LC) económicos en los postes de luz. Desde la perspectiva del ABP, esta propuesta quiebra el esquema tradicional de enseñanza compartimentada: obliga a los estudiantes a enfrentar un desafío real de diseño donde conviven la teoría de circuitos en alta frecuencia (reflectometría TDR), el diseño de hardware analógico de protección contra alta tensión y la programación de microcontroladores de doble núcleo en tiempo crítico (SoC ESP32-S3). Bajo la formación por capacidades, el alumno deja de ser un consumidor pasivo de hojas de datos para convertirse en un diseñador crítico que valida sus hipótesis mediante simuladores circuitales como LTspice, para luego migrar al montaje físico y la calibración. La necesidad de estructurar el sistema bajo una lógica híbrida (Modo Ciudad con firmas espectrales y Modo Ruta mediante medición de tiempo de vuelo) fomenta el pensamiento algorítmico. El SPFAP no solo representa una solución viable y económica a un problema de gestión pública municipal, sino que se constituye como un escenario pedagógico potente donde los futuros técnicos movilizan saberes de electrónica digital, análisis de redes de corriente alterna y comunicaciones industriales.

de transmisión: impedancia característica, velocidad de propagación y coeficiente de reflexión, con ejercicios de cálculo); Semana 3 (introducción a LTspice y modelado de un cable preensamblado de 100 m con celdas Pi, simulando el pulso reflejado). Etapa 2: Desarrollo - Estudio de Componentes, Simulación Avanzada, Diseño de Hardware y Programación (Semanas 4 a 13): Semana 4 (caracterización empírica de flancos lógicos, NE555 vs 74HC14/74AC14); Semana 5 (diseño y validación del circuito de acoplamiento y bloqueo de 220V con capacitor Clase X2, transformador de pulsos y red de clamping); Semanas 6-7 (sintonía de los marcadores pasivos LC del Modo Ciudad y FFT); Semanas 8-9 (arquitectura de software embebido y configuración del Core 1 del ESP32-S3 para funciones críticas y captura del Tiempo de Vuelo); Semanas 10-11 (procesamiento analítico de firmas y umbrales en el Core 0, bus SPI y potenciómetro digital MCP41010, algoritmo de sustracción); Semanas 12-13 (diseño del circuito impreso PCB de la UID y los marcadores con KiCad o Proteus, con reglas de distanciamiento de seguridad). Etapa 3: Cierre - Fabricación, Ensamblaje, Pruebas en Maqueta y Defensa Final (Semanas 14 a 16): Semana 14 (fabricación física, soldadura y ensamblaje en gabinete estanco con pantalla OLED); Semana 15 (pruebas de integración y calibración en un banco de ensayos real con bobinas de cable preensamblado de 200 m y lámparas LED con marcadores LC, provocando fallas programadas); Semana 16 (defensa oral del proyecto integrador ante tribunal con carpeta de ingeniería técnica). El docente actúa como moderador, tutor técnico, codiseñador de software y garante de la seguridad eléctrica.

Recursos y materiales

Elementos necesarios para el desarrollo

Recursos Didácticos e Institucionales: computadoras con IDE (C/C++) y software de simulación LTspice o Proteus, pizarrón y proyector, guías de ejercicios de circuitos resonantes y manuales técnicos. Recursos y Herramientas de Laboratorio/Taller: osciloscopios digitales con almacenamiento y cursores temporales para medición de Tiempo de Vuelo, generadores de funciones, estaciones de soldadura, multímetros, herramientas de mano y placas perforadas de prototipado. Materiales y Componentes Electrónicos (Prototipo SPFAP): microcontroladores ESP32-S3 y pantallas OLED de 0.96" I2C, circuitos integrados inversores de alta velocidad (74AC14/74LVC14), comparadores analógicos rápidos (TLV3501 o LMV7219) y potenciómetros digitales MCP41010, componentes de acoplamiento y seguridad (capacitores Clase X2, núcleos toroidales de ferrita, varistores MOV 275 VAC, diodos rápidos 1N4148, fusibles de acción rápida), componentes para marcadores pasivos (inductores fijos de potencia y capacitores Clase X2) y maqueta de simulación de campo (bobinas de cable preensamblado de aluminio/cobre de 200 m y lámparas LED comerciales).



Estrategia de evaluación

Qué, cómo y cuándo se evalúa

La estrategia se enmarca en un enfoque de evaluación formativa, procesual y sustentada en el desarrollo de capacidades profesionales, con énfasis transversal e innegociable en el cumplimiento de las normativas de seguridad eléctrica e industrial. Se segmenta en tres etapas. 1. Evaluación de la Etapa de Inicio (diagnóstica y de fundamentación): se evalúa la capacidad de calcular e interpretar coeficientes de reflexión y frecuencias de resonancia y el modelado de celdas de líneas de transmisión, mediante un informe de simulación en LTspice y guías de ejercicios (semanas 1 a 3); evidencia: carpeta técnica con reflectogramas ideales simulados. 2. Evaluación de la Etapa de Desarrollo (proceso, destreza práctica y seguridad): se evalúa el uso correcto y seguro del instrumental, la optimización de código embebido y las reglas de diseño seguro de PCBs, con énfasis estricto en las normas de seguridad eléctrica (herramientas aisladas, desenergización comprobada, fusibles y varistores), de manera continua (semanas 4 a 13) mediante listas de cotejo y observación directa; evidencia: códigos fuente comentados y diseño de PCB aprobado. 3. Evaluación de la Etapa de Cierre (producto, integración y autonomía): se evalúa la calidad del ensamblaje mecatrónico, la precisión métrica del diagnóstico en la maqueta real y la argumentación oral, al finalizar la semana 16 mediante la presentación del prototipo operativo y la defensa oral ante tribunal; evidencia: dispositivo UID y marcadores LC montados y funcionales, memoria técnica de ingeniería y exposición pública.

Cronograma de implementación

Distribución temporal del proyecto

Etapa 1 Inicio - Día 1 (problemática real del alumbrado público y debate), Día 2 (fundamentos teóricos: líneas de transmisión, impedancia y coeficiente de reflexión), Día 3 (introducción a LTspice y simulación de un cable preensamblado). Etapa 2 Desarrollo - Día 4 (caracterización de flancos lógicos), Día 5 (acoplamiento galvánico y bloqueo de 220V AC), Día 6 (cálculo de las frecuencias de los marcadores LC), Día 7 (simulación de las firmas espectrales, Modo Ciudad), Día 8 (ESP32-S3 Core 1: temporizadores de alta velocidad), Día 9 (Core 1: captura del Tiempo de Vuelo por registros), Día 10 (Core 0: control del potenciómetro digital por SPI), Día 11 (Core 0: algoritmo de sustracción y visualización en OLED), Día 12 (CAD: esquemático de la UID), Día 13 (CAD: ruteo de la PCB con normas de distanciamiento). Etapa 3 Cierre - Día 14 (fabricación física y soldadura), Día 15 (calibración y simulación de fallas reales en la maqueta), Día 16 (entrega de la carpeta técnica y defensa oral del proyecto integrador).



Bibliografía

Referencias en formato normalizado

Anexos

Rúbricas, listas de cotejo e instrumentos

Nota de Flexibilidad Técnica: los componentes electrónicos, valores nominales de inductancias/capacitancias, etapas de protección y topología de acoplamiento especificados en el listado de materiales quedan sujetos a modificaciones y variaciones según las necesidades particulares, la extensión métrica y las características eléctricas de la red de luminarias real a diagnosticar en el terreno.

Uso de la IA

Declaración de uso de inteligencia artificial

¿Qué servicio/modelo de IA se ha utilizado? Se ha utilizado el modelo de lenguaje Gemini de Google (versión de arquitectura avanzada). ¿Para qué fue utilizada? La inteligencia artificial fue utilizada como un tutor pedagógico y técnico. Se le proveyó el diseño de hardware conceptual, los componentes seleccionados y los fundamentos físicos del sistema de reflectometría (SPFAP), y la IA asistió en la transposición didáctica de los saberes hacia el formato normativo del ABP y la formación por capacidades. Su rol principal se centró en la redacción pedagógica de la fundamentación, la secuenciación temporalizada de las actividades de taller y el diseño de la estrategia de evaluación formativa y de seguridad eléctrica.



Ministerio de Capital Humano
República Argentina

**Secretaría
de Educación**

inet
Instituto Nacional de
Educación Tecnológica

CeNET
Centro Nacional de
Educación Tecnológica